國立台灣科技大學 114學年 第2學期　課程大綱

Spring 2026 NTUST Course Outline

授課教師：鍾勇輝

Instructor:Yung-Hui Chung

課程名稱：積體電路佈局原理與實習

Course Title：Integrated Circuits Layout Principle and Laboratory

2026/11/3

課程代號：ET4808301 Course Code 學分數：1 Credits	必選修：必修/半學年 Required/Electve:Required/Half Yr. 先修課程： Prerequisites
節次教室：W2(EE-503) W3(EE-503) W4(EE-503) Time/Location	
專業核心能力： Core Professional Competencies	
課程網址： Course Website	
課程宗旨： Course Objectives	對於全客戶式積體電路佈局(Full-Custom IC Layout)原理與實作有熟練的能力，以幫助學生日後成為電路佈局工程師。
課程大綱： Outline of Lectures	W1: CMOS VLSI製程介紹 W2: Lab 1: Unix/CAD tool W3: Lab 2: DRC/LVS W4: Lab 3: Digital Cells W5: Lab 4: Static Flip-Flop W6: Lab 5: Counter W7: Lab 6: FFXR W8: Digital Circuits W9: 業師授課 W10: Lab 7: Resistors & Capacitors W11: Lab 8: Current Mirror W12: Analog Layout (補充) W13: Lab 9/10: Bias Circuit / OTA W14: Lab 11: Opamp W15: Lab 12: Chip Design (IO w/ ESD) W16: 期末考 (數位電路 + 筆試)
授課方式： Method of Instruction	講授 Lecture：30% 分組討論 Group discussion：0% 案例研討 Case study：0% 操做練習 Practical exercises：70% 講授 Lecture：%
教科書： Textbooks	Lecture Notes
參考書目： References	廖裕評、陸瑞強，類比積體電路佈局，全華圖書股份有限公司，2010。 CIC Training Course Lecture Notes Alan Hastings, The Art of Analog Layout 2/E, Prentice Hall Neil H. E. Weste and Kamran Eshraghian, Principles of CMOS VLSI Design: A Systems Perspective 2/E, Wesley.

修課須知： Notice	有兩位助教與CAD輔助教材
評量方式： Grading	Lab Practice: 60% Final Exam: 40%
備註說明： Notes	No